

PAT-NO: JP02000231876A

DOCUMENT-IDENTIFIER: JP 2000231876 A

TITLE: ELECTRON EMITTING ELEMENT, ELECTRON SOURCE, IMAGE FORMING DEVICE, AND THEIR MANUFACTURE

PUBN-DATE: August 22, 2000

INVENTOR-INFORMATION:

NAME	COUNTRY
TEJIMA, TAKAYUKI	N/A
MITSUMICHI, KAZUHIRO	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
CANON INC	N/A

APPL-NO: JP11033881

APPL-DATE: February 12, 1999

INT-CL (IPC): H01J009/02, H01J001/316 , H01J029/04 , H01J031/12

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a novel structure of electron emitting element capable of being manufactured at a low cost by relaxing the limitation on its manufacturing process by sufficiently enhancing the electrical heat-resisting temperature and mechanical strength of the electron emitting element, and provide an electron source, an image forming device, and their manufacturing methods.

SOLUTION: The manufacturing method of this electron emitting element has a process for forming a pair of element electrodes 2, 3 on a substrate 1, a process for forming a hydrophobic surface by giving hydrophobicity forming treatment to a surface of the substrate, a process for providing a droplet of a solution including a material for conductive film formation between the element electrodes 2, 3, a process for forming a conductive film 4 by heating/ baking the droplet provided, and a forming process for forming an electron emitting part 5 in the conductive film 4. In the hydrophobicity forming process, a surface to make contact with the droplet is treated for forming hydrophobicity by means of a silane coupling agent having an electron donating functional group and its contact angle with the droplet is controlled within the range of 20 to 50°.

COPYRIGHT: (C)2000,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-231876

(P2000-231876A)

(43) 公開日 平成12年8月22日 (2000.8.22)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード* (参考)
H 0 1 J	9/02	H 0 1 J	9/02
	1/316		1/30
	29/04		29/04
	31/12		31/12
			C

審査請求 未請求 請求項の数15 O L (全 19 頁)

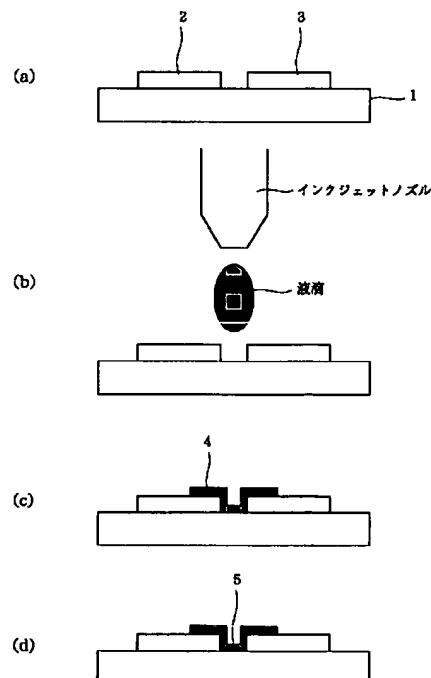
(21) 出願番号	特願平11-33881	(71) 出願人	000001007 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
(22) 出願日	平成11年2月12日 (1999.2.12)	(72) 発明者	手島 隆行 東京都大田区下丸子3丁目30番2号 キヤ ノン株式会社内
		(72) 発明者	三道 和宏 東京都大田区下丸子3丁目30番2号 キヤ ノン株式会社内
		(74) 代理人	100096828 弁理士 渡辺 敬介 (外1名)
		Fターム(参考)	5C031 DD09 5C036 EF01 EF06 EG02 EG12

(54) 【発明の名称】 電子放出素子、電子源、画像形成装置及びそれらの製造方法

(57) 【要約】

【課題】 電子放出素子の電気的な耐熱温度および機械的な強度を十分に高めることにより、製造工程上の制限を緩和し、低コストに製造しうる電子放出素子の新規な構成、電子源、画像形成装置、及びそれらの製造方法を提供する。

【解決手段】 電子放出素子の製造方法が、基板1上に一对の素子電極2、3を形成する工程と、基板表面を疎水化処理して疎水性表面を形成する工程と、素子電極2、3間に導電性膜形成用材料を含む溶液の液滴を付与する工程と、付与した液滴を加熱焼成して導電性膜4を形成する工程と、導電性膜4に電子放出部5を形成するフォーミング工程とを有しており、疎水化処理工程において、液滴と接触する面を電子供与性の官能基を有するシランカップリング剤によって疎水化処理し、液滴との接触角を20°～50°に制御する。



【特許請求の範囲】

【請求項1】 基板上に一对の素子電極を形成する工程と、
基板表面を疎水化処理して疎水性表面を形成する工程と、
素子電極間に導電性膜形成用材料を含む溶液の液滴を付与する工程と、
付与した液滴を加熱焼成して導電性膜を形成する工程と、
導電性膜に電子放出部を形成するフォーミング工程とを有しており、

上記疎水化処理工程において、上記液滴と接触する面を電子供与性の官能基を有するシランカップリング剤によって疎水化処理して、液滴との接触角を $20\sim 50^\circ$ に制御することを特徴とする電子放出素子の製造方法。

【請求項2】 電子供与性の官能基がアミノ基、アール基、アルケニル基のいずれかであることを特徴とする請求項1に記載の電子放出素子の製造方法。

【請求項3】 導電性膜が白金族元素を含有することを特徴とする請求項1または2に記載の電子放出素子の製造方法。

【請求項4】 白金族元素がパラジウムであることを特徴とする請求項3に記載の電子放出素子の製造方法。

【請求項5】 液滴付与工程が、インクジェット方式の液滴付与装置により行われることを特徴とする請求項1～4のいずれかに記載の電子放出素子の製造方法。

【請求項6】 インクジェット方式が、熱エネルギーを利用して溶液に気泡を発生させて吐出させる方式であることを特徴とする請求項5に記載の電子放出素子の製造方法。

【請求項7】 インクジェット方式が、力学的エネルギーを利用して溶液を吐出させる方式であることを特徴とする請求項5に記載の電子放出素子の製造方法。

【請求項8】 請求項1～7のいずれかに記載の方法で製造されたことを特徴とする電子放出素子。

【請求項9】 電子放出素子が、表面伝導型電子放出素子であることを特徴とする請求項8に記載の電子放出素子。

【請求項10】 入力信号に応じて電子を放出する電子源であって、基体上に、請求項8又は9に記載の電子放出素子を複数配置したことを特徴とする電子源。

【請求項11】 前記複数の電子放出素子が、マトリクス状に配線されていることを特徴とする請求項10に記載の電子源。

【請求項12】 前記複数の電子放出素子が、梯子状に配線されていることを特徴とする請求項10に記載の電子源。

【請求項13】 請求項10～12のいずれかに記載の電子源を製造する方法であって、複数の電子放出素子を請求項1～7のいずれかに記載の方法により製造する

ことを特徴とする電子源の製造方法。

【請求項14】 入力信号に基づいて画像を形成する装置であって、少なくとも、請求項10～12のいずれかに記載の電子源と、該電子源から放出される電子線の照射により画像を形成する画像形成部材とを有することを特徴とする画像形成装置。

【請求項15】 請求項14に記載の画像形成装置を製造する方法であって、電子源を請求項13に記載の方法により製造することを特徴とする画像形成装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電子放出素子、該電子放出素子を多数個配置してなる電子源、該電子源を用いて構成した表示装置や露光装置等の画像形成装置、及びそれらの製造方法に関する。

【0002】

【従来の技術】従来、電子放出素子には大別して熱電子放出素子と冷陰極電子放出素子の2種類が知られている。冷陰極電子放出素子には電界放出型（以下、「FE型」と称す。）、金属／絶縁層／金属型（以下、「MIM型」と称す。）、や表面伝導型電子放出素子等が有る。

【0003】FE型の例としては、W. P. Dyke and W. W. Dolan, "Field Emission", *Advance in Electron Physics*, 8, 89 (1956)あるいはC. A. Spindt, "Physical Properties of thin-film field emission cathodes with molybdenum cones", *J. Appl. Phys.*, 47, 5248 (1976)等に開示されたものが知られている。

【0004】MIM型の例としては、C. A. Mead, "Operation of Tunnel-Emission Devices", *J. Appl. Phys.*, 32, 646 (1961)等に開示されたものが知られている。

【0005】表面伝導型電子放出素子の例としては、M. I. Elinson, *Radio Eng. Electron Phys.*, 10, 1290 (1965)等に開示されたものがある。

【0006】表面伝導型電子放出素子は、絶縁性基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより、電子放出が生ずる現象を利用するものである。この表面伝導型電子放出素子としては、前記エリンソン等による SnO_2 薄膜を用いたもの、Au薄膜によるもの[G. Dittmer: "Thin Solid Films", 9, 317 (1972)], $\text{In}_2\text{O}_3/\text{SnO}_2$ 薄膜によるもの[M. Hartwell and C. G. Fonstad: "IEEE T

rans. ED Conf.", 519(1975)],カーボン薄膜によるもの[荒木久 他:真空、第26巻、第1号、22頁(1983)]等が報告されている。

【0007】これらの表面伝導型電子放出素子の典型的な例として、前述のM. ハートウェルの素子構成を図17に模式的に示す。同図において1は基板である。4は導電性膜で、H型形状のパターンに形成された金属酸化物薄膜等からなり、後述の通電フォーミングと呼ばれる通電処理により電子放出部5が形成される。尚、図中の素子電極間隔Lは、0.5~1mm、W'は、0.1mmで設定されている。

【0008】これらの表面伝導型電子放出素子においては、電子放出を行う前に導電性膜4を予め通電フォーミングと呼ばれる通電処理によって電子放出部5を形成するのが一般的である。即ち、通電フォーミングとは、前記導電性膜4の両端に電圧を印加通電し、導電性膜4を局所的に破壊、変形もしくは変質させて構造を変化させ、電気的に高抵抗な状態の電子放出部5を形成する処理である。尚、電子放出部5では導電性膜4の一部に亀裂が発生しており、その亀裂付近から電子放出が行われる。

【0009】上述の表面伝導型電子放出素子は、構造が単純であることから、大面積に亘って多数素子を配列形成できる利点がある。そこで、この特徴を活かすための種々の応用が研究されている。例えば、荷電ビーム源、表示装置等の画像形成装置への利用が挙げられる。

【0010】従来、多数の表面伝導型電子放出素子を配列形成した例としては、並列に表面伝導型電子放出素子を配列し、個々の表面伝導型電子放出素子の両端(両素子電極)を配線(共通配線とも呼ぶ)にて夫々結線した行を多数行配列(梯子型配置とも呼ぶ)した電子源が挙げられる(例えば、特開昭64-31332号公報、特開平1-283749号公報、同2-257552号公報)。

【0011】また、特に表示装置においては、液晶を用いた表示装置と同様の平板型表示装置とすることが可能で、しかもバックライトが不要な自発光型の表示装置として、表面伝導型電子放出素子を多数配置した電子源と、この電子源からの電子線の照射により可視光を発光する蛍光体とを組み合わせた表示装置が提案されている(アメリカ特許第5066883号明細書)。

【0012】

【発明が解決しようとする課題】表面伝導型電子放出素子の製造方法において、大面積に有利な製造方法として、真空を用いたスパッタ法や蒸着法によらずに導電性膜を形成する方法が提案されている。その一例は、導電性膜形成用材料を含む溶液をスピンナーによって基体上に塗布後、所望の形状にパターンニングし、有機金属を熱分解し導電性膜を得る方法である。

【0013】さらに、特開平8-171850号公報には、前記導電性膜の所望の形状のパターンニング工程において、リソグラフィー法を用いずにバブルジェット法やピエゾジェット法等のインクジェット法によって、基体上に導電性膜形成用材料を含む溶液の液滴を付与し、所望の形状の導電性膜を形成する方法が提案されている。

【0014】上記インクジェット方式により、導電性膜形成用材料を含む溶液の液滴を基板上のガラス表面と素子電極上に跨って付与する方法において、付与した液滴がガラス表面上において所定の位置以外に拡がり、良好な電子放出特性が得られない場合があった。

【0015】また、導電性膜形成用材料を含む液滴を基板上で熱分解し、金属及び金属酸化物の微粒子からなる導電性膜を形成する際、電気的な耐熱温度および機械的な強度が十分に得られないという問題があった。

【0016】本発明の目的は、上記課題に鑑み、導電性膜の製造工程を簡略化し、電子放出素子の電気的な耐熱温度および機械的な強度を十分に高めることより、製造工程上の制限を緩和し、低コストに製造しうる電子放出素子の新規な構成、並びにそれを用いた電子源、画像形成装置、及びそれらの製造方法を提供することにある。

【0017】

【課題を解決するための手段】上記の目的を達成すべく成された本発明の構成は、以下の通りである。

【0018】即ち、本発明の第一は、基板上1対の素子電極を形成する工程と、基板表面を疎水化処理して疎水性表面を形成する工程と、素子電極間に導電性膜形成用材料を含む溶液の液滴を付与する工程と、付与した液滴を加熱焼成して導電性膜を形成する工程と、導電性膜に電子放出部を形成するフォーミング工程とを有しており、上記疎水化処理工程において、上記液滴と接触する面を電子供与性の官能基を有するシランカップリング剤によって疎水化処理して、液滴との接触角を20~50°に制御することを特徴とする電子放出素子の製造方法にある。

【0019】また、本発明の第二は、上記本発明の第一の方法により製造されることを特徴とする電子放出素子にある。

【0020】また、本発明の第三は、入力信号に応じて電子を放出する電子源であって、基体上に、上記本発明の第二の電子放出素子を複数配置したことを特徴とする電子源にある。

【0021】また、本発明の第四は、上記本発明の第三の電子源を製造する方法であって、複数の電子放出素子を上記本発明の第一の方法により製造することを特徴とする電子源の製造方法にある。

【0022】また、本発明の第五は、入力信号に基づいて画像を形成する装置であって、少なくとも、上記本発明の第三の電子源と、該電子源から放出される電子線の照射により画像を形成する画像形成部材とを有すること

を特徴とする画像形成装置にある。

【0023】さらに、本発明の第六は、上記本発明の第五の画像形成装置を製造する方法であって、電子源を上記本発明の第四の方法により製造することを特徴とする画像形成装置の製造方法にある。

【0024】基板を電子供与性の官能基を有するシランカップリング剤にて疎水化処理した場合、基板上に対向する素子電極間に付与した導電性膜形成用材料を含む溶液の液滴はドット状に安定に形成されるとともに、液滴を加熱焼成して生成する導電性膜において、シランカップリング剤の電子供与性官能基と導電性膜中に含まれる金属との相互作用により電気的な耐熱温度および機械的な強度が高まる。

【0025】本発明の疎水化処理に用いられる材料は加水分解基と電子供与性の官能基を有するシランカップリング剤であり、ガラス表面において(Si-O-Si)の形で結合することにより、固着される。

【0026】シランカップリング剤にてガラス表面にシラン層を形成するには、シランカップリング剤の蒸気をガラス表面に均一に付着させる。また、付着の方法は、前記の方法のみではなく、エタノール等の有機溶媒で希釈した溶液に浸漬させたり、あるいは吹き付け塗布いずれの付着方法でもよい。

【0027】その後、シラン層の状態をより安定なものとするため、シランカップリング剤の付着した基板を加熱処理して、(Si-O-Si)の形でガラス成分中のSiとシランカップリング剤のSiとが強固に固着して親水性を備えたシラン層が形成される。

【0028】これにより、導電性膜形成用材料を含む水溶液の液滴を基板に部分的に付与する工程において、液滴が所定の位置以外に拡がり、安定性・再現性の良い電子放出特性が得られなくなるという不都合が回避される。

【0029】さらに、導電性膜形成用材料を含む水溶液の液滴を熱分解して導電性膜を形成する工程において、電子供与性官能基を有するシランカップリング剤にて形成されたシラン層内に存在する電子供与性官能基と導電性膜中のパラジウム等との相互作用により、密着性の高い導電性膜が形成され、電気的な耐熱温度および機械的な強度が十分に高まり製造工程上の制限を緩和することができる。

【0030】シランカップリング剤に含まれる電子供与性官能基としては、アミノ基、アリール基、アルケニル基等が挙げられる。

【0031】

【発明の実施の形態】次に、本発明の好ましい実施態様を示す。

【0032】図1は、本発明の電子放出素子の一構成例を示す模式図であり、図1(a)は平面図、図1(b)は縦断面図である。図1において、1は基板、2と3は

電極(素子電極)、4は導電性膜、5は電子放出部である。

【0033】基板1としては、石英ガラス、Na等の不純物含有量を減少させたガラス、青板ガラス、青板ガラスにスパッタ法等によりSiO₂を積層した積層体、アルミナ等のセラミックス及びSi基板等を用いることができる。

【0034】対向する素子電極2、3の材料としては、一般的な導体材料を用いることができ、例えばNi、Cr、Au、Mo、W、Pt、Ti、Al、Cu、Pd等の金属或は合金及びPd、Ag、Au、RuO₂、Pd-Ag等の金属或は金属酸化物とガラス等から構成される印刷導体、In₂O₃-SnO₂等の透明導電体及びポリシリコン等の半導体材料等から適宜選択される。

【0035】素子電極間隔L、素子電極長さW、導電性膜4の形状等は、応用される形態等を考慮して、設計される。素子電極間隔Lは、好ましくは、数百nmから数百μmの範囲とすることができ、より好ましくは、素子電極間に印加する電圧等を考慮して数μmから数十μmの範囲とすることができる。素子電極長さWは、電極の抵抗値、電子放出特性を考慮して、数μmから数百μmの範囲とすることができる。素子電極2、3の膜厚dは、数十nmから数μmの範囲とすることができる。

【0036】尚、図1に示した構成とは別に、基板1上に、導電性膜4、素子電極2、3の順に形成した構成とすることもできる。また、製法によっては、対向する素子電極2、3間の全てが電子放出部として機能する場合もある。

【0037】導電性膜4を構成する材料としては、例えばPd、Pt、Ru、Ag、Au、Ti、In、Cu、Cr、Fe、Zn、Sn、Ta、W、Pb等の金属、PdO、SnO₂、In₂O₃、PbO、Sb₂O₃等の酸化物導電体、HfB₂、ZrB₂、LaB₆、CeB₆、YB₄、GdB₄等の硼化物、TiC、ZrC、HfC、TaC、SiC、WC等の炭化物、TiN、ZrN、HfN等の窒化物、Si、Ge等の半導体、カーボン等が挙げられる。

【0038】導電性膜4には、良好な電子放出特性を得るために、微粒子で構成された微粒子膜を用いるのが好ましい。その膜厚は、素子電極2、3へのステップカバレッジ、素子電極2、3間の抵抗値等を考慮して適宜設定されるが、通常は、数Å～数百nmの範囲とするのが好ましく、より好ましくは1nm～50nmの範囲とするのが良い。その抵抗値は、Rsが10²Ω/□から10⁷Ω/□の値であるのが好ましい。なお、Rsは、幅がwで長さがlの薄膜の長さ方向に測定した抵抗Rを、R=Rs(1/w)と置いたときに現れる値である。

【0039】本明細書において、フォーミング処理については、通電処理を例に挙げて説明するが、フォーミン

グ処理はこれに限られるものではなく、膜に亀裂を生じさせて高抵抗状態を形成する処理を包含するものである。

【0040】ここで述べる微粒子膜とは、複数の微粒子が集合した膜であり、その微細構造は、微粒子が個々に分散配置した状態あるいは微粒子が互いに隣接、あるいは重なり合った状態（いくつかの微粒子が集合し、全体として島状構造を形成している場合も含む）をとっている。微粒子の粒径は、数Åから数千Åの範囲、好ましくは、10Åから200Åの範囲である。

【0041】電子放出部5は、導電性膜4の一部に形成された高抵抗の亀裂により構成され、その内部には、数Åから数十nmの範囲の粒径の導電性微粒子が存在する場合もある。この導電性微粒子は、導電性膜4を構成する材料の元素の一部、あるいは全ての元素を含有するものとなる。また、電子放出部5及びその近傍の導電性膜4には、後述の活性化工程によって形成される炭素あるいは炭素化合物を有することもできる。

【0042】本発明の電子放出素子の製造方法としては様々な方法があるが、その一例を図2に基づいて説明する。尚、図2においても図1に示した部位と同じ部位には図1に付した符号と同一の符号を付している。

【0043】1) 基板1を洗剤、純水及び有機溶剤等を用いて十分に洗浄し、真空蒸着法、スパッタ法等により素子電極材料を堆積後、例えばフォトリソグラフィ技術を用いて基板1上に素子電極2及び3を形成する（図2(a)）。

【0044】2) 基板表面にシラン層を形成するため、電子供与性の官能基と加水分解基を有するシランカップリング剤の蒸気をガラス表面に均一に付着させる。

【0045】付着の方法は、前記の方法のみでなくエタノール等の有機溶媒で希釈した溶液に浸漬させたり、あるいは吹き付け塗布のいずれの付着方法でもよい。

【0046】その後、シラン層の状態をより安定なものとするため、シランカップリング剤の付着したガラスを加熱処理あるいは放置して、(Si-O-Si)の形でガラス表面のケイ素Siと結合させ、ガラス表面に強固に固着して洗水性を備えたシラン層を形成し、これにより導電性膜形成用材料を含む溶液の液滴を基板に部分的に付与する工程において、液滴が所定的位置以外に拡がってしまい、また液滴の拡がりにより焼成後の膜厚が薄くなって安定性・再現性の良い素子特性が得られなくなるなどの不都合を回避することができる。

【0047】3) 導電性膜形成用材料を含む溶液の液滴をバブルジェット法やピエゾジェット法と呼ばれるインクジェット法によって、各素子電極及び素子電極間に付与する（図2(b)）。

【0048】なお、導電性膜形成用材料を含む溶液の液滴を基板へ付与する方法は、スピナーを用いた塗布法によっても良いが、この場合は所望の導電性膜の形態を

得るため、パターンニング工程が必要となる。

【0049】4) 上記3)で基体に付与された導電性薄膜材料を含む溶液は、基体を焼成炉やホットプレート上で加熱することにより、大気中等の雰囲気中で熱分解され、金属あるいは金属酸化物となる。こうして、微粒子形態の導電性膜が作成される（図2(c)）。

【0050】電子供与性官能基を有するシランカップリング剤にて形成されたシラン層内に存在する電子供与性官能基と導電性膜中のパラジウム等との相互作用により、密着性の高い導電性膜が形成され、電気的な耐熱温度および機械的な強度が十分に得られ、製造工程上の制限を緩和することができる。

【0051】5) 次に、フォーミングと呼ばれる通電処理を施す。素子電極2、3間に通電を行うと、導電性膜4の部位に電子放出部5が形成される（図2(d)）。

【0052】フォーミング工程においては、瞬間的に導電性膜4の一部に局所的に熱エネルギーが集中し、その部位に構造の変化した電子放出部5が形成される。

【0053】通電フォーミングの電圧波形の例を図3に示す。

【0054】電圧波形は、特にパルス波形が好ましい。これにはパルス波高値を定電圧としたパルスを連続的に印加する図3(a)に示した手法と、パルス波高値を増加させながらパルスを印加する図3(b)に示した手法がある。

【0055】まず、パルス波高値を定電圧とした場合について図3(a)で説明する。図3(a)における T_1 及び T_2 は電圧波形のパルス幅とパルス間隔である。三角波の波高値（ピーク電圧）は、電子放出素子の形態に応じて適宜選択される。このような条件のもと、例えば、数秒から数十分間電圧を印加する。パルス波形は、三角波に限定されるものではなく、矩形波等の所望の波形を採用することができる。

【0056】次に、パルス波高値を増加させながら電圧パルスを印加する場合について図3(b)で説明する。図3(b)における T_1 及び T_2 は、図3(a)に示したのと同様とすることができる。三角波の波高値（ピーク電圧）は、例えば0.1Vステップ程度づつ、増加させることができる。

【0057】通電フォーミング処理の終了は、パルス間隔 T_2 中に、導電性膜4を局所的に破壊、変形しない程度の電圧を印加し、電流を測定して検知することができる。例えば0.1V程度の電圧印加により流れる電流を測定し、抵抗値を求めて、1MΩ以上の抵抗を示した時、通電フォーミングを終了させる。

【0058】フォーミング処理以降の電気的処理は、例えば図4に示すような真空処理装置内で行うことができる。この真空処理装置は測定評価装置としての機能をも兼ね備えている。図4においても、図1に示した部位と同じ部位には図1に付した符号と同一の符号を付してい

る。

【0059】図4において、55は真空容器であり、56は排気ポンプである。真空容器55内には電子放出素子が配されている。また、51は電子放出素子に素子電圧 V_f を印加するための電源、50は素子電極2、3間を流れる素子電流 I_f を測定するための電流計、54は素子の電子放出部5より放出される放出電流 I_e を捕捉するためのアノード電極、53はアノード電極54に電圧を印加するための高圧電源、52は電子放出部5より放出される放出電流 I_e を測定するための電流計である。一例として、アノード電極54の電圧を1kV~10kVの範囲とし、アノード電極54と電子放出素子との距離Hを2mm~8mmの範囲として測定を行うことができる。

【0060】真空容器55内には、不図示の真空計等の真空雰囲気下での測定に必要な機器が設けられていて、所望の真空雰囲気下での測定評価を行えるようになっている。

【0061】排気ポンプ56は、ターボポンプ、ロータリーポンプ等からなる通常の高真空装置系と、イオンポンプ等からなる超高真空装置系とにより構成されている。ここに示した電子放出素子基板を配した真空処理装置の全体は、不図示のヒーターにより加熱できる。

【0062】6)次に、フォーミングを終えた素子に活性化工程と呼ばれる処理を施す。

【0063】活性化工程は、例えば、有機物質のガスを含有する雰囲気下で、通電フォーミングと同様に、素子電極2、3間にパルスの印加を繰り返すことで行うことができ、この処理により、素子電流 I_f 、放出電流 I_e が、著しく変化するようになる。

【0064】活性化工程における有機物質のガスを含有する雰囲気は、例えば油拡散ポンプやロータリーポンプなどを用いて真空容器内を排気した場合に雰囲気内に残留する有機ガスを利用して形成することができる他、オイルを使用しないイオンポンプなどにより一旦十分に排気した真空中に適当な有機物質のガスを導入することによっても得られる。このときの好ましい有機物質のガス圧は、前述の素子の形態、真空容器の形状や、有機物質の種類などにより異なるため、場合に応じ適宜設定される。適当な有機物質としては、アルカン、アルケン、アルキンの脂肪族炭化水素類、芳香族炭化水素類、アルコール類、アルデヒド類、ケトン類、アミン類、フェノール、カルボン、スルホン酸等の有機酸類等を挙げることが出来、具体的には、メタン、エタン、プロパンなど $C_n H_{2n+2}$ で表される飽和炭化水素、エチレン、プロピレンなど $C_n H_{2n}$ 等の組成式で表される不飽和炭化水素、ベンゼン、トルエン、メタノール、エタノール、ホルムアルデヒド、アセトアルデヒド、アセトン、メチルエチルケトン、メチルアミン、エチルアミン、フェノール、蟻酸、酢酸、プロピオン酸等が使用できる。

【0065】この処理により、雰囲気中に存在する有機物質から、炭素あるいは炭素化合物が素子上に堆積し、素子電流 I_f 、放出電流 I_e が、著しく変化するようになる。

【0066】炭素あるいは炭素化合物とは、例えばグラファイト（いわゆるHOPG、PG、GCを包含するもので、HOPGはほぼ完全なグラファイト結晶構造、PGは結晶粒が20nm程度で結晶構造がやや乱れたもの、GCは結晶粒が2nm程度になり結晶構造の乱れがさらに大きくなったものを指す。）、非晶質カーボン（アモルファスカーボン及び、アモルファスカーボンと前記グラファイトの微結晶の混合物を指す。）であり、その膜厚は、50nm以下の範囲とするのが好ましく、30nm以下の範囲とすることがより好ましい。

【0067】活性化工程の終了判定は、素子電流 I_f と放出電流 I_e を測定しながら、適宜行うことができる。

【0068】7)このような工程を経て得られた電子放出素子は、安定化工程を行うことが好ましい。この工程は、活性化処理した真空度より高い真空度の真空雰囲気にし、駆動する工程である。真空容器を排気する真空排気装置は、装置から発生するオイルが素子の特性に影響を与えないように、オイルを使用しないものを用いるのが好ましい。具体的には、ソーブションポンプ、イオンポンプ等の真空排気装置を挙げることが出来る。

【0069】真空容器内の有機成分の分圧は、上記炭素あるいは炭素化合物がほぼ新たに堆積しない分圧で 10^{-6} Pa以下が好ましく、さらには 10^{-8} Pa以下が特に好ましい。さらに真空容器内を排気するときには、真空容器全体を加熱して、真空容器内壁や、電子放出素子に吸着した有機物質分子を排気しやすくするのが好ましい。このときの加熱条件は、80~250℃好ましくは150℃以上で、できるだけ長時間処理するのが望ましいが、特にこの条件に限るものではなく、真空容器の大きさや形状、電子放出素子の構成などの諸条件により適宜選ばれる条件により行う。真空容器内の圧力は極力低くすることが必要で、 10^{-5} Pa以下が好ましく、さらには 10^{-6} Pa以下が特に好ましい。

【0070】安定化工程を行った後の、駆動時の雰囲気は、上記安定化処理終了時の雰囲気を維持するのが好ましいが、これに限るものではなく、有機物質が十分除去されていれば、圧力自体は多少上昇しても十分安定な特性を維持することが出来る。このような真空雰囲気を採用することにより、新たな炭素あるいは炭素化合物の堆積を抑制でき、結果として素子電流 I_f 、放出電流 I_e が、安定する。

【0071】上述した工程を経て得られた本発明の電子放出素子の基本特性について、図5を参照しながら説明する。

【0072】図5は、図4に示した真空処理装置を用いて測定された放出電流 I_e 及び素子電流 I_f と、素子電

圧 V_f との関係を模式的に示した図である。図5においては、放出電流 I_e が素子電流 I_f に比べて著しく小さいので、任意単位で示している。尚、縦・横軸ともリニアスケールである。

【0073】図5からも明らかなように、本発明の電子放出素子は、放出電流 I_e に関して次の3つの特徴的性質を有する。

【0074】即ち、第1に、本素子はある電圧（閾値電圧と呼ぶ；図5中の V_{th} ）以上の素子電圧を印加すると急激に放出電流 I_e が増加し、一方閾値電圧 V_{th} 以下では放出電流 I_e が殆ど検出されない。つまり、放出電流 I_e に対する明確な閾値電圧 V_{th} を持った非線形素子である。

【0075】第2に、放出電流 I_e が素子電圧 V_f に単調増加依存するため、放出電流 I_e は素子電圧 V_f で制御できる。

【0076】第3に、アノード電極54（図4参照）に捕捉される放出電荷は、素子電圧 V_f を印加する時間に依存する。つまり、アノード電極54に捕捉される電荷量は、素子電圧 V_f を印加する時間により制御できる。

【0077】以上の説明より理解されるように、本発明の電子放出素子は、入力信号に応じて、電子放出特性を容易に制御できることになる。この性質を利用すると複数の電子放出素子を配して構成した電子源、画像形成装置等、多方面への応用が可能となる。

【0078】図5においては、素子電流 I_f が素子電圧 V_f に対して単調増加する（MI特性）例を示したが、素子電流 I_f が素子電圧 V_f に対して電圧制御型負性抵抗特性（VCNR特性）を示す場合もある（不図示）。これらの特性は、前述の工程を制御することで制御できる。

【0079】次に、本発明の電子放出素子の応用例について以下に述べる。本発明の電子放出素子を複数個基板上に配列し、例えば電子源や画像形成装置が構成できる。

【0080】電子放出素子の配列については、種々のものが採用できる。一例として、並列に配置した多数の電子放出素子の個々を両端で接続し、電子放出素子の行を多数個配し（行方向と呼ぶ）、この配線と直交する方向（列方向と呼ぶ）で、該電子放出素子の上方に配した制御電極（グリッドとも呼ぶ）により、電子放出素子からの電子を制御駆動する梯子状配置のものがある。これとは別に、電子放出素子をX方向及びY方向に行列状に複数個配し、同じ行に配された複数の電子放出素子の電極の一方を、X方向の配線に共通に接続し、同じ列に配された複数の電子放出素子の電極の他方を、Y方向の配線に共通に接続するものが挙げられる。このようなものは所謂単純マトリクス配置である。まず単純マトリクス配置について以下に詳述する。

【0081】本発明の電子放出素子については、前述し

た通り3つの特性がある。即ち、表面伝導型電子放出素子からの放出電子は、閾値電圧以上では、対向する素子電極間に印加するパルス状電圧の波高値と幅で制御できる。一方、閾値電圧以下では、殆ど放出されない。この特性によれば、多数の電子放出素子を配置した場合においても、個々の素子にパルス状電圧を適宜印加すれば、入力信号に応じて、表面伝導型電子放出素子を選択して電子放出量を制御できる。

【0082】以下この原理に基づき、本発明の電子放出素子を複数配して得られる電子源基板について、図6を用いて説明する。図6において、71は電子源基板、72はX方向配線、73はY方向配線である。74は電子放出素子、75は結線である。

【0083】m本のX方向配線72は、 D_{x1} 、 D_{x2} 、…、 D_{xm} からなり、真空蒸着法、印刷法、スパッタ法等を用いて形成された導電性金属等で構成することができる。配線の材料、膜厚、幅は適宜設計される。Y方向配線73は、 D_{y1} 、 D_{y2} 、…、 D_{yn} のn本の配線よりなり、X方向配線72と同様に形成される。これらm本のX方向配線72とn本のY方向配線73との間には、不図示の層間絶縁層が設けられており、両者を電気的に分離している（m、nは、共に正の整数）。

【0084】不図示の層間絶縁層は、真空蒸着法、印刷法、スパッタ法等を用いて形成された SiO_2 等で構成される。例えば、X方向配線72を形成した基板71の全面或は一部に所望の形状で形成され、特に、X方向配線72とY方向配線73の交差部の電位差に耐え得るように、膜厚、材料、製法が適宜設定される。X方向配線72とY方向配線73は、それぞれ外部端子として引き出されている。

【0085】電子放出素子74を構成する一対の素子電極（不図示）は、それぞれm本のX方向配線72とn本のY方向配線73に、導電性金属等からなる結線75によって電気的に接続されている。

【0086】配線72と配線73を構成する材料、結線75を構成する材料及び一対の素子電極を構成する材料は、その構成元素の一部あるいは全部が同一であっても、また夫々異なってもよい。これらの材料は、例えば前述の素子電極の材料より適宜選択される。素子電極を構成する材料と配線材料が同一である場合には、素子電極に接続した配線は素子電極ということもできる。

【0087】X方向配線72には、X方向に配列した電子放出素子74の行を選択するための走査信号を印加する不図示の走査信号印加手段が接続される。一方、Y方向配線73には、Y方向に配列した電子放出素子74の各列を入力信号に応じて変調するための、不図示の変調信号発生手段が接続される。各電子放出素子に印加される駆動電圧は、当該素子に印加される走査信号と変調信号の差電圧として供給される。

【0088】上記構成においては、単純なマトリクス配

線を用いて、個別の素子を選択し、独立に駆動可能とすることができる。

【0089】このような単純マトリクス配置の電子源を用いて構成した画像形成装置について、図7と図8及び図9を用いて説明する。図7は、画像形成装置の表示パネルの一例を示す模式図であり、図8は、図7の画像形成装置に使用される蛍光膜の模式図である。図9は、NTSC方式のテレビ信号に応じて表示を行うための駆動回路の一例を示すブロック図である。

【0090】図7において、71は電子放出素子を複数配した電子源基板、81は電子源基板71を固定したリアプレート、86はガラス基板83の内面に蛍光膜84とメタルバック85等が形成されたフェースプレートである。82は支持枠であり、該支持枠82には、リアプレート81、フェースプレート86がフリットガラス等を用いて接続されている。88は外囲器であり、例えば大気中あるいは窒素中で、400～500℃の温度範囲で10分間以上焼成することで、封着して構成される。

【0091】74は、図1に示したような電子放出素子である。72、73は、表面伝導型電子放出素子の一对の素子電極と接続されたX方向配線及びY方向配線である。

【0092】外囲器88は、上述の如く、フェースプレート86、支持枠82、リアプレート81で構成される。リアプレート81は主に基板71の強度を補強する目的で設けられるため、基板71自体で十分な強度を持つ場合は別体のリアプレート81は不要とすることができる。即ち、基板71に直接支持枠82を封着し、フェースプレート86、支持枠82及び基板71で外囲器88を構成してもよい。一方、フェースプレート86とリアプレート81の間に、スペーサーと呼ばれる不図示の支持体を設置することにより、大気圧に対して十分な強度をもつ外囲器88を構成することもできる。

【0093】図8は、蛍光膜を示す模式図である。蛍光膜84は、モノクロームの場合は蛍光体のみで構成することができる。カラーの蛍光膜の場合は、蛍光体の配列により、ブラックストライプ(図8(a))あるいはブラックマトリクス(図8(b))等と呼ばれる黒色導電材91と蛍光体92とから構成することができる。ブラックストライプ、ブラックマトリクスを設ける目的は、カラー表示の場合、必要となる三原色蛍光体の各蛍光体92間の塗り分け部を黒くすることで混色等を目立たなくすることと、蛍光膜84における外光反射によるコントラストの低下を抑制することにある。黒色導電材91の材料としては、通常用いられている黒鉛を主成分とする材料の他、導電性があり、光の透過及び反射が少ない材料を用いることができる。

【0094】ガラス基板83に蛍光体を塗布する方法は、モノクローム、カラーによらず、沈澱法や印刷法等が採用できる。蛍光膜84の内面側には、通常メタルバ

ック85が設けられる。メタルバックを設ける目的は、蛍光体の発光のうち内面側への光をフェースプレート86側へ鏡面反射することにより輝度を向上させること、電子ビーム加速電圧を印加するための電極として作用させること、外囲器内で発生した負イオンの衝突によるダメージから蛍光体を保護すること等である。メタルバックは、蛍光膜作製後、蛍光膜の内面側表面の平滑化処理(通常、「フィルミング」と呼ばれる。)を行い、その後A1を真空蒸着等を用いて堆積させることで作製できる。

【0095】フェースプレート86には、更に蛍光膜84の導電性を高めるため、蛍光膜84の外周側に透明電極(不図示)を設けてもよい。

【0096】前述の封着を行う際、カラーの場合は各色蛍光体と電子放出素子とを対応させる必要があり、十分な位置合わせが不可欠となる。

【0097】図7に示した画像形成装置は、例えば以下のようにして製造される。

【0098】まず、電子放出素子の製造方法における上記1)の工程と同様の方法で素子電極を作成する。また、行、列配線はスクリーン印刷法や公知のフォトリソグラフィとスパッタ法などの半導体作成技術により形成する。

【0099】次に、電子放出素子の製造方法における上記2)の工程と同様にして、基板表面にシラン層を形成するため、電子供与性の官能基と加水分解基を有するシランカップリング剤の蒸気をガラス表面に均一に付着させる。

【0100】その後、シラン層の状態をより安定なものとするため、シランカップリング剤の付着したガラスを加熱処理あるいは放置して、(Si-O-Si)の形でガラス表面のケイ素Siと結合させ、ガラス表面に強固に固着して撥水性を備えたシラン層を形成し、これにより導電性膜形成用材料を含む溶液の液滴を基板に部分的に付与する工程において、液滴が所定の位置以外に拡がってしまい、また液滴の拡がりにより焼成後の膜厚が薄くなって安定性・再現性の良い素子特性が得られなくなるなどの不都合を回避することができる。

【0101】そして、電子放出素子の製造方法における上記3)の工程と同様にして、導電性膜形成用材料を含む溶液の液滴をバブルジェット法やピエゾジェット法と呼ばれるインクジェット法によって、各素子電極及び素子電極間に付与する。

【0102】次に、電子放出素子の製造方法における上記4)の工程と同様に、基体に付与された導電性薄膜材料を含む溶液は、基体を焼成炉やホットプレート上で加熱することにより、大気中程度の雰囲気中で熱分解され、金属あるいは金属酸化物となる。こうして、微粒子形態の導電性膜が作成される。

【0103】電子供与性官能基を有するシランカップリ

ング剤にて形成されたシラン層内に存在する電子供与性官能基と導電性膜中のパラジウム等との相互作用により、密着性の高い導電性膜が形成され、電気的な耐熱温度および機械的な強度が十分に得られ、製造工程上の制限を緩和することができる。

【0104】この基体を真空チャンバーに配置して、真空チャンバー内を十分に排気する。その後、電子放出素子の製造方法における5)の工程と同様にフォーミング処理を施す。

【0105】さらに、真空チャンバーに前述した有機ガスを導入し、電子放出素子の製造方法における6)の工程と同様にして、活性化処理を施す。

【0106】その後、前記フェースプレート86と支持枠82とリアプレート81をフリットを介して封着し、外囲器88を形成する。

【0107】外囲器88内は、適宜加熱しなから、イオンポンプ、ソーブションポンプ等のオイルを使用しない排気装置により不図示の排気管を通じて排気し、 10^{-5} Pa程度の真空度の有機物質の十分に少ない雰囲気にした後、封止が成される。外囲器88の封止後の真空度を維持するために、ゲッター処理を行うこともできる。これは、外囲器88の封止を行う直前あるいは封止後に、抵抗加熱あるいは高周波加熱等を用いた加熱により、外囲器88内の所定の位置に配置されたゲッター（不図示）を加熱し、蒸着膜を形成する処理である。ゲッターは通常Ba等が主成分であり、該蒸着膜の吸着作用により、例えば 1×10^{-5} Pa以上の真空度を維持するものである。ここで、電子放出素子のフォーミング処理以降の工程は適宜設定できる。

【0108】次に、単純マトリクス配置の電子源を用いて構成した表示パネルに、NTSC方式のテレビ信号に基づいたテレビジョン表示を行うための駆動回路の構成例について、図9を用いて説明する。図9において、101は画像表示パネル、102は走査回路、103は制御回路、104はシフトレジスタ、105はラインメモリ、106は同期信号分離回路、107は変調信号発生器、 V_x 及び V_a は直流電圧源である。

【0109】表示パネル101は、端子 D_{ox1} 乃至 D_{oxm} 、端子 D_{oy1} 乃至 $D_{oy n}$ 及び高圧端子87を介して外部の電気回路と接続している。端子 D_{ox1} 乃至 D_{oxm} には、表示パネル101内に設けられている電子源、即ち、 m 行 n 列の行列状にマトリクス配線された電子放出素子群を1行(n 素子)づつ順次駆動する為の走査信号が印加される。端子 D_{oy1} 乃至 $D_{oy n}$ には、前記走査信号により選択された1行の電子放出素子の各素子の出力電子ビームを制御する為の変調信号が印加される。高圧端子87には、直流電圧源 V_a より、例えば10kVの直流電圧が供給されるが、これは電子放出素子から放出される電子ビームに、蛍光体を励起するのに十分なエネルギーを付与する為の加速電圧である。

【0110】走査回路102について説明する。同回路は、内部に m 個のスイッチング素子（図中、 S_1 乃至 S_m で模式的に示している）を備えたものである。各スイッチング素子は、直流電圧源 V_x の出力電圧もしくは0[V]（グラウンドレベル）のいずれか一方を選択し、表示パネル101の端子 D_{ox1} 乃至 D_{oxm} と電気的に接続される。各スイッチング素子 S_1 乃至 S_m は、制御回路103が出力する制御信号 T_{scan} に基づいて動作するものであり、例えばFETのようなスイッチング素子を組み合わせることにより構成することができる。

【0111】直流電圧源 V_x は、本例の場合には電子放出素子の特性（電子放出閾値電圧）に基づき、走査されていない素子に印加される駆動電圧が電子放出閾値電圧以下となるような一定電圧を出力するよう設定されている。

【0112】制御回路103は、外部より入力される画像信号に基づいて適切な表示が行われるように、各部の動作を整合させる機能を有する。制御回路103は、同期信号分離回路106より送られる同期信号 T_{sync} に基づいて、各部に対して T_{scan} 、 T_{sft} 及び T_{ary} の各制御信号を発生する。

【0113】同期信号分離回路106は、外部から入力されるNTSC方式のテレビ信号から、同期信号成分と輝度信号成分とを分離するための回路で、一般的な周波数分離（フィルター）回路等を用いて構成できる。同期信号分離回路106により分離された同期信号は、垂直同期信号と水平同期信号より成るが、ここでは説明の便宜上 T_{sync} 信号として図示した。前記テレビ信号から分離された画像の輝度信号成分は、便宜上DATA信号と表した。このDATA信号は、シフトレジスタ104に入力される。

【0114】シフトレジスタ104は、時系列的にシリアルに入力される前記DATA信号を、画像の1ライン毎にシリアル/パラレル変換するためのもので、前記制御回路103より送られる制御信号 T_{sft} に基づいて動作する（即ち、制御信号 T_{sft} は、シフトレジスタ104のシフトクロックであると言い換えてもよい。）。

【0115】シリアル/パラレル変換された画像1ライン分のデータ（電子放出素子 n 素子分の駆動データに相当）は、 I_{d1} 乃至 I_{dn} の n 個の並列信号として前記シフトレジスタ104より出力される。

【0116】ラインメモリ105は、画像1ライン分のデータを必要時間の間だけ記憶する為の記憶装置であり、制御回路103より送られる制御信号 T_{ary} に従って適宜 I_{d1} 乃至 I_{dn} の内容を記憶する。記憶された内容は、 $I_{d'1}$ 乃至 $I_{d'n}$ として出力され、変調信号発生器107に入力される。

【0117】変調信号発生器107は、画像データ $I_{d'1}$ 乃至 $I_{d'n}$ の各々に応じて、電子放出素子の各々を適切に駆動変調する為の信号源であり、その出力信号

は、端子D_{oy1}乃至D_{oy_n}を通じて表示パネル101内の電子放出素子に印加される。

【0118】前述したように、本発明の電子放出素子は放出電流I_eに関して以下の基本特性を有している。即ち、電子放出には明確な閾値電圧V_{th}があり、V_{th}以上の電圧が印加された時のみ電子放出が生じる。電子放出閾値以上の電圧に対しては、素子への印加電圧の変化に応じて放出電流も変化する。このことから、本素子にパルス状の電圧を印加する場合、例えば電子放出閾値電圧以下の電圧を印加しても電子放出は生じないが、電子放出閾値電圧以上の電圧を印加する場合には電子ビームが出力される。その際、パルスの波高値V_mを変化させることにより、出力電子ビームの強度を制御することが可能である。また、パルスの幅P_wを変化させることにより、出力される電子ビームの電荷の総量を制御することが可能である。

【0119】従って、入力信号に応じて電子放出素子を変調する方式としては、電圧変調方式とパルス幅変調方式等が採用できる。電圧変調方式を実施するに際しては、変調信号発生器107としては、一定長さの電圧パルスを発生し、入力されるデータに応じて適宜電圧パルスの波高値を変調できるような電圧変調方式の回路を用いることができる。パルス幅変調方式を実施するに際しては、変調信号発生器107として、一定の波高値の電圧パルスを発生し、入力されるデータに応じて適宜電圧パルスの幅を変調するようなパルス幅変調方式の回路を用いることができる。

【0120】シフトレジスタ104やラインメモリ105は、デジタル信号式のものでもアナログ信号式のものでも採用できる。画像信号のシリアル/パラレル変換や記憶が所定の速度で行なわれれば良いからである。

【0121】デジタル信号式を用いる場合には、同期信号分離回路106の出力信号DATAをデジタル信号化する必要があるが、これには同期信号分離回路106の出力部にA/D変換器を設ければ良い。これに関連してラインメモリ105の出力信号がデジタル信号かアナログ信号かにより、変調信号発生器107に用いられる回路が若干異なったものとなる。即ち、デジタル信号を用いた電圧変調方式の場合、変調信号発生器107には、例えばD/A変換回路を用い、必要に応じて増幅回路等を付加する。パルス幅変調方式の場合、変調信号発生器107には、例えば高速の発振器及び発振器の出力する波数を計数する計数器(カウンタ)及び計数器の出力値と前記メモリの出力値を比較する比較器(コンパレータ)を組み合わせた回路を用いる。必要に応じて、比較器の出力するパルス幅変調された変調信号を電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付加することもできる。

【0122】アナログ信号を用いた電圧変調方式の場合、変調信号発生器107には、例えばオペアンプ等を

用いた増幅回路を採用でき、必要に応じてレベルシフト回路等を付加することもできる。パルス幅変調方式の場合には、例えば電圧制御型発振回路(VCO)を採用でき、必要に応じて電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付加することもできる。

【0123】このような構成をとり得る本発明の画像形成装置においては、各電子放出素子に、容器外端子D_{ox1}乃至D_{ox_n}、D_{oy1}乃至D_{oy_n}を介して電圧を印加することにより、電子放出が生じる。高压端子87を介してメタルバック85あるいは透明電極(不図示)に高压を印加し、電子ビームを加速する。加速された電子は、蛍光膜84に衝突し、発光が生じて画像が形成される。

【0124】ここで述べた画像形成装置の構成は、本発明の画像形成装置の一例であり、本発明の技術思想に基づいて種々の変形が可能である。入力信号についてはNTSC方式を挙げたが、入力信号はこれに限られるものではなく、PAL、SECAM方式等の他、これらよりも多数の走査線からなるTV信号(例えば、MUSE方式をはじめとする高品位TV)方式をも採用できる。

【0125】次に、前述の梯子型配置の電子源及び画像形成装置について、図10及び図11を用いて説明する。

【0126】図10は、梯子型配置の電子源の一例を示す模式図である。図10において、110は電子源基板、111は電子放出素子である。112は、電子放出素子111を接続するための共通配線D_{x1}~D_{x10}であり、これらは外部端子として引き出されている。電子放出素子111は、基板110上に、X方向に並列に複数個配置されている(これを素子行と呼ぶ)。この素子行が複数個配置されて、電子源を構成している。各素子行の共通配線間に駆動電圧を印加することで、各素子行を独立に駆動させることができる。即ち、電子ビームを放出させたい素子行には、電子放出閾値以上の電圧を印加し、電子ビームを放出させたくない素子行には、電子放出閾値以下の電圧を印加する。各素子行間に位置する共通配線D_{x2}~D_{x9}は、例えばD_{x2}とD_{x3}、D_{x4}とD_{x5}、D_{x6}とD_{x7}、D_{x8}とD_{x9}とを夫々一体の同一配線とすることもできる。

【0127】図11は、梯子型配置の電子源を備えた画像形成装置におけるパネル構造の一例を示す模式図である。120はグリッド電極、121は電子が通過するための開口、D_{ox1}乃至D_{ox_n}は容器外端子、G₁乃至G_nはグリッド電極120と接続された容器外端子である。110は各素子行間の共通配線を同一配線とした電子源基板である。図11においては、図7、図10に示した部位と同じ部位には、これらの図に付したのと同じ符号を付している。ここに示した画像形成装置と、図7に示した単純マトリクス配置の画像形成装置との大きな違いは、電子源基板110とフェースプレート86の

間にグリッド電極120を備えているか否かである。

【0128】図11においては、基板110とフェースプレート86の間には、グリッド電極120が設けられている。グリッド電極120は、電子放出素子111から放出された電子ビームを変調するためのものであり、梯子型配置の素子行と直交して設けられたストライプ状の電極に電子ビームを通過させるため、各素子に対応して1個ずつ円形の開口121が設けられている。グリッド電極の形状や配置位置は、図11に示したものに限定されるものではない。例えば、開口としてメッシュ状に多数の通過口を設けることもでき、グリッド電極を電子放出素子の周囲や近傍に設けることもできる。

【0129】容器外端子D_{ox1}乃至D_{oxn}及びグリッド容器外端子G₁乃至G_nは、不図示の制御回路と電氣的に接続されている。

【0130】本例の画像形成装置では、素子行を1列ずつ順次駆動（走査）して行くのと同期してグリッド電極列に画像1ライン分の変調信号を同時に印加する。これにより、各電子ビームの蛍光体への照射を制御し、画像を1ラインずつ表示することができる。

【0131】以上説明した本発明の画像形成装置は、テレビジョン放送の表示装置、テレビ会議システムやコンピュータ等の表示装置の他、感光性ドラム等を用いて構成された光プリンターとしての画像形成装置等としても用いることができる。

【0132】

【実施例】以下に、具体的な実施例を挙げて本発明を説明するが、本発明はこれらの実施例に限定されるものではなく、本発明の目的が達成される範囲内での各要素の置換や設計変更がなされたものをも包含する。

【0133】〔実施例1〕本実施例に係る電子放出素子の基本的な構成は、図1と同様である。本実施例における電子放出素子の製造法は、基本的には図2と同様である。以下、図1及び図2を用いて、本実施例における電子放出素子の製造方法を順をおって説明する。

【0134】工程-a

基板1として石英ガラス基板を用い、これを有機溶剤により十分に洗浄後、基板面上にPtからなる素子電極2、3を形成した（図2（a））。素子電極の間隔Lは20μm、素子電極の幅Wは500μm、その厚さdは1000Åである。

【0135】工程-b

次に、素子電極2、3を形成したガラス基板を、化学式H₂NCH₂CH₂CH₂Si(CH₃)₂OCH₂CH₃で表わされる3-アミノプロピルジメチルエトキシシランで疎水化処理した。

【0136】3-アミノプロピルジメチルエトキシシランの蒸気をガラス板材の被膜形成面に付着させた後、110℃で10分間の加熱処理を行った。この加熱により、3-アミノプロピルジメチルエトキシシランにお

けるSiと、ガラス板材の被膜形成面におけるSiとが（Si-O-Si）の形態で結合（シロキサン結合）し、ガラス表面の被膜形成面にはアミノアルキルシランが強固に固着して、浣水性を備えた安定なシラン層が形成される。

【0137】このシラン層の形成過程では、次のような反応が進行していると考えられる。すなわち、図12に示すように3-アミノプロピルジメチルエトキシシランにおける加水分解基であるエトキシ基が大気中の水分または基板の吸着水によって加水分解されて、3-アミノプロピルジメチルエトキシシラン側にシラノール基（-SiOH）が生成する。そして、ガラス基板側のシラノール基との間で脱水縮合が起き、図13に示すように3-アミノプロピルジメチルエトキシシランにおけるSiとガラス基板の被膜形成面におけるSiとがシロキサン結合する。

【0138】工程-c

次に、本実施例では導電性膜形成用材料としてポリビニルアルコールを重量濃度0.05%、2-プロパノールを重量濃度15%、エチレングリコールを重量濃度1%溶解した水溶液に、テトラモノエタノールアミン-パラジウム酢酸（Pd(NH₂CH₂CH₂OH)₄（CH₃COO）₂）をパラジウム重量濃度が約0.15%となるように溶解させた水溶液を用いた。

【0139】上記の水溶液の液滴をバブルジェット方式のインクジェット装置（キャノン株式会社製バブルジェットプリンタヘッドBC-01を使用）によって素子電極2、3を形成した石英基板の上に素子電極2、3に跨るように4回程同じ箇所に付与した（図2（b））。

【0140】このとき、基板上での液滴の形状は拡がることはなく、安定性・再現性とも良好であった。

【0141】工程-d

次に、350℃で20分間焼成して導電性膜4を形成した（図2（c））。このとき作製した素子数は10素子であり、それぞれの膜厚を原子間力顕微鏡で測定した結果、平均15nmであり、10素子間のバラツキは5%であった。また、液滴とガラス表面との初期接触角は、接触角測定器（協和界面科学、CA-X）によって測定したところ38°であった。

【0142】以上のようにして作成された素子を図4の真空処理装置に設置した。真空ポンプにて1.3×10⁻⁶Paの真空度まで排気した。この真空処理装置はフォーミング工程、活性化工程、安定化工程を行えるだけでなく、測定評価装置としての機能をも兼ね備えている。真空容器55内には、不図示の真空計等の真空雰囲気下での測定に必要な機器が設けられており、所望の真空雰囲気下での測定評価を行えるようになっている。ここに示した電子源基体を配した真空処理装置の全体は、不図示のヒーターにより350℃まで加熱することがで

【0143】工程-e

続いて、図4の真空処理装置内でフォーミング工程を施した。素子電極2、3間に通電を行うと、導電性膜4の部位に亀裂が形成された。通電フォーミングの電圧波形はパルス波形で、パルス波高値を0Vから0.1Vステップで増加させる電圧パルスを印加した。電圧波形のパルス幅とパルス間隔はそれぞれ1msec.、10msec.とした矩形波を用いた。通電フォーミング処理の終了は、導電性膜の抵抗値が1MΩ以上に達したときとした。

【0144】図14は、本実施例で用いたフォーミング波形を示す図である。なお、素子電極2、3において、一方の電極を低電位とし、他方を高電位側として、電圧は印加される。

【0145】工程-f

フォーミングを終えた素子には活性化工程と呼ばれる処理を施した。活性化工程とはフォーミングで形成した高抵抗部に炭素及び炭素化合物を形成することで、素子電流 I_f 、放出電流 I_e が著しく変化する工程である。

【0146】活性化工程は、アセトンガスを測定装置内に 1.3×10^{-1} Paで導入し、パルス波高値15V、パルス幅1msec.、パルス間隔10msec.とした矩形波のパルスの印加を20分程繰返した。

【0147】図15は、活性化工程で用いたパルス波形を示す図である。本実施例では、素子電極2、3に対して交互に低、高電位がパルス間隔毎に入れ替わるように印加した。

【0148】工程-g

続いて、安定化工程を行った。安定化工程は、真空容器内の雰囲気などに存在する有機ガスを排気し、炭素ある*

いは炭素化合物の堆積を抑制し、素子電流 I_f 、放出電流 I_e を安定させる工程である。真空容器全体を250℃に加熱して、真空容器内壁や電子放出素子に吸着した有機物質分子を排気した。このとき、真空度は 1.3×10^{-6} Paであった。

【0149】その後、この真空度で電子放出素子の特性を測定した。実施例1の電子放出特性は、10基体の平均値で、素子電流 I_f が $2\text{mA} \pm 0.04\text{mA}$ 、放出電流 I_e が $3\mu\text{A} \pm 0.04\mu\text{A}$ であった。

10 【0150】[比較例1]疎水化処理しないガラス基板を洗浄後直ぐに用いること以外は、実施例1と全く同様にして素子電極間隔にバブルジェット方式のインクジェット装置(キャノン株式会社製バブルジェットプリンタヘッドBC-01を使用)によって、素子電極2、3を形成した石英基板の上に素子電極2、3に跨るように4回程同じ箇所に付与し、10素子作製した。

【0151】このとき、液滴は素子電極間のガラス表面で、所望の位置以外にも液滴が拡がった。また、焼成後の膜厚を原子間力顕微鏡で測定した結果、10素子の膜厚を平均すると4nmであり、実施例1の1/2以下であった。

【0152】また、10素子の膜厚のバラツキは30%であった。さらに素子電極間の抵抗は平均16kΩであり、10素子間のバラツキは $\pm 7\text{k}\Omega$ であった。液滴とガラス表面との初期接触角は接触角測定器(協和界面科学、CA-X)によって測定したところ、5°であった。これらの結果を実施例1の結果と併せて表1に示す。

【0153】

【表1】

	膜厚	膜厚のバラツキ	素子電極間の抵抗	素子電極間の抵抗のバラツキ	接触角
実施例1	15nm	5%	2.4kΩ	$\pm 90\Omega$	38°
比較例1	4nm	30%	16.0kΩ	$\pm 7\text{k}\Omega$	5°

【0154】このように実施例1によれば、基板を疎水化処理することにより、液滴の接触する面と液滴との接触角を20~50°に制御でき、液滴の拡がりを抑制し、膜厚、抵抗のバラツキの小さい安定性・再現性の高い導電性薄膜を作製することができる。

【0155】また、実施例1の導電性膜を構成する主たる金属はパラジウムであり、シラン層内に存在する電子供与性官能基であるアミノ基と導電性膜中のパラジウムとの相互作用により、比較例1に比べ密着性の高い導電性薄膜が形成される。

【0156】さらに、電気的な耐熱温度が高まると考えられる。なぜなら、シラン層内に存在する電子供与性官能基であるアミノ基と導電性膜中のパラジウムとの相互作用により、導電性膜の凝集と思われる現象によって急激に電気抵抗値が高くなることが抑制されることが考えられ※50

※るからである。なお、「電気的な耐熱温度」とは、導電性膜の凝集が進行し導通がとれなくなる温度を指す。

40 【0157】[実施例2]実施例1と同様に、電子放出素子として図1に示すタイプの電子放出素子を作製した。図1(a)は本素子の平面図を、図1(b)は縦断面図を示している。また、図1(a)、(b)中、1は基板、2および3は素子に電圧を印加するための一対の素子電極、4は導電性膜、5は電子放出部である。なお、図中のLは素子電極2と3の素子電極間隔、Wは素子電極長さを表わしている。

【0158】図2を用いて、本実施例の電子放出素子の作成方法を述べる。

【0159】工程-a

基板1として石英ガラス基板を用い、これを有機溶剤により充分に洗浄後、基板面上にPtからなる素子電極

2, 3を形成した(図2(a))。素子電極間隔Lは $20\mu\text{m}$ 、素子電極長さWは $500\mu\text{m}$ 、その厚さdは 1000\AA とした。

【0160】工程-b

次に、素子電極2, 3を形成したガラス基板を、化学式 $\text{H}_2\text{C}=\text{CHSi}(\text{CH}_2)_2\text{OCH}_2\text{CH}_3$ で表わされるエトキシジメチルビニルシランで疎水化処理した。

【0161】工程-c

実施例1と全く同様にして液滴を付与し、実施例1と同様にして電子放出素子を作製した。

【0162】その結果、液滴のドット形状は、同じく所望の位置以外に拡がることなく安定し、再現性も良好であり、素子間の膜厚のバラツキ、抵抗のバラツキも小さかった。

【0163】[実施例3]本実施例は、画像形成装置を作成した例である。

【0164】電子源の一部の平面図を図16(a)に示す。また、一部の電子放出素子の縦断面図を図16(b)に示す。図16において、161は基板、168は D_{xm} に対応する行方向配線、169は D_{yn} に対応する列方向配線、164は導電性膜、162, 163は素子電極、167は層間絶縁層である。

【0165】本実施例の画像形成装置は図7と同様であるが、リアプレートとして基板を用いた。図9は、NTSC方式のテレビ信号に基づいてテレビジョン表示を行うための駆動回路の構成例である。

【0166】次に、製造方法を工程順に従って具体的に説明する。

【0167】工程-a

清浄化した青板ガラス基板161上に素子電極162, 163をオフセット印刷法によって作成した。素子電極間隔Lは $20\mu\text{m}$ 、素子電極の幅Wは $125\mu\text{m}$ とした。

【0168】工程-b

列配線をスクリーン印刷法で作成した。次に、厚さ $1.0\mu\text{m}$ の層間絶縁層167をスクリーン印刷法により作成した。さらに、行配線を印刷した。

【0169】工程-c

ポリビニルアルコールを重量濃度0.05%、2-プロパノールを重量濃度15%、エチレングリコールを重量濃度1%溶解した水溶液に、テトラモノエタノールアミンパラジウム酢酸($\text{Pd}(\text{NH}_2\text{CH}_2\text{CH}_2\text{OH})_4(\text{CH}_3\text{COO})_2$)をパラジウム重量濃度が約0.15%となるように溶解させた水溶液を用いた。上記の水溶液の液滴をバブルジェット方式のインクジェット装置(キャノン株式会社製バブルジェットプリンタヘッドBC-01を使用)によって、石英ガラス基板上の素子電極2, 3に跨るように4回程同じ箇所に付与した。

【0170】工程-d

次に、フェースプレートを形成した。フェースプレート

は、ガラス基体の内面に蛍光体が配置された蛍光膜とメタルバックが形成された構成とした。蛍光体の配列は、三原色蛍光体の各蛍光体間ブラックストライプを設けた。ブラックストライプの材料としては、通常用いられている黒鉛を主成分とする材料を用いた。これらは、いずれもスクリーン印刷法によって形成した。

【0171】工程-e

工程-a~cで形成した基板をリアプレートとして、支持枠を介してフェースプレートを封着した。支持枠には予め通排気管に使用される排気管を接着した。

【0172】工程-f

1. $3 \times 10^{-5}\text{Pa}$ まで排気後、各配線 D_{xm} , D_{yn} より各電子放出素子に電圧を供給できる製造装置で、ライン毎にフォーミングを行った。フォーミングの条件は、実施例1と同様である。

【0173】工程-g

1. $3 \times 10^{-5}\text{Pa}$ まで排気後、アセトンを $1.3 \times 10^{-1}\text{Pa}$ まで排気管から導入し、各配線 D_{xm} , D_{yn} より各電子放出素子に電圧を供給できる製造装置で、線順走査を実施例1と同様のパルス電圧が各電子放出素子に印加されるように電圧を印加し、活性化工程を行った。各ライン25分間の電圧が印加されたとき、各ラインとも素子電流が平均で 3mA になったとき、活性化工程を終了した。

【0174】工程-h

続いて、排気管より排気を充分に行なった後、 250°C で3時間容器全体を加熱しながら排気した。最後にゲッターをフラッシュし、排気管を封止した。

【0175】以上のようにして作成した単純マトリクス配列の電子源を用いて構成した画像形成装置に、図9に示したようなNTSC方式のテレビ信号に基づいてテレビジョン表示を行うための駆動回路を接続した。なお、本実施例では、 $m=150$ 、 $n=450$ とした。

【0176】このような駆動回路により、表示パネルの各電子放出素子に、容器外端子 $D_{ox1} \sim D_{oxn}$, $D_{oy1} \sim D_{oy n}$ を介して電圧を印加することにより、電子放出が生ずる。

【0177】高压端子87を介してメタルバックに高压を印加し、電子ビームを加速する。加速された電子は蛍光膜に衝突し、発光が生じて画像が形成される。

【0178】本実施例の画像形成装置では、輝度のバラツキが少なく安定な画像を表示することができた。また、本実施例の製造方法ではこのような画像形成装置を再現性良く製造することができた。

【0179】

【発明の効果】以上説明したように、本発明によれば、基板表面を電子供与性官能基を含むシランカップリング剤で疎水化処理すれば、導電性膜形成用材料を含む水溶液の液滴の拡がりを制御することができ、膜厚のバラツキの小さい、安定性・再現性の良い導電性薄膜を形成す

ることができる。

【0180】また、基板表面との密着性が増し、電気的な耐熱温度、機械的な強度の高まり、製造工程上の制約を緩和し、機械的な衝撃で導電性薄膜が破壊するようなことも防ぐことができる。

【0181】さらに、多数の電子放出素子を配列形成し、入力信号に応じて電子を放出する電子源においては、安定で、且つ、歩留りよく作製できると共に、効率の向上により、消費電力が少なく周辺回路等の負担も軽減され安価な装置が提供できる。

【0182】そして、かかる電子源を用いた画像形成装置においては、輝度のバラツキが少なく安定した画像を表示し得る高品位な画像形成装置、例えばカラーフラットテレビが実現される。

【図面の簡単な説明】

【図1】本発明に係る電子放出素子の一例を示す模式図である。

【図2】本発明の電子放出素子の製造方法を説明するための図である。

【図3】本発明の電子放出素子の製造に際して採用できる通電処理における電圧波形の一例を示す模式図である。

【図4】本発明の電子放出素子の製造に用いることのできる真空処理装置（測定評価装置）の一例を示す概略構成図である。

【図5】本発明の電子放出素子の電子放出特性を示す図である。

【図6】本発明の単純マトリクス配置の電子源の一例を示す模式図である。

【図7】本発明の画像形成装置の表示パネルの一例を示す模式図である。

【図8】表示パネルにおける蛍光膜の一例を示す模式図である。

【図9】本発明の画像形成装置にNTSC方式のテレビ信号に応じて表示を行うための駆動回路の一例を示すブロック図である。

【図10】本発明の梯子型配置の電子源の一例を示す模式図である。

【図11】本発明の画像形成装置の表示パネルの一例を示す模式図である。

【図12】3-アミノプロピルジメチルエトキシシランの加水分解反応を示す図である。

【図13】3-アミノプロピルジメチルエトキシシランがガラス表面に固着している様子を示す図である。

【図14】実施例1で用いた通電フォーミング波形を示す図である。

【図15】実施例1の活性化工程で用いたパルス波形を示す図である。

【図16】実施例3における電子源の一部を示す模式図である。

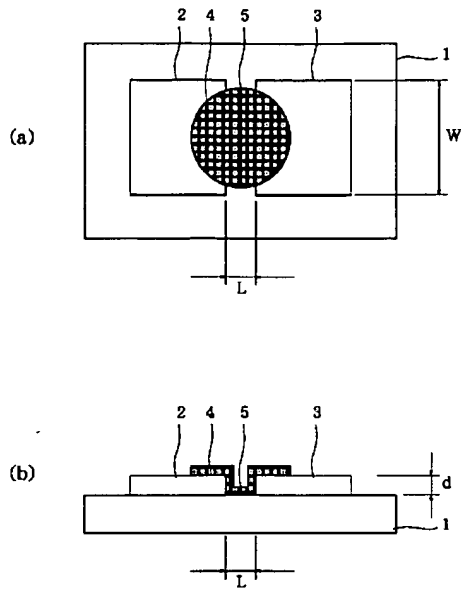
【図17】従来例の表面伝導型電子放出素子の模式図である。

【符号の説明】

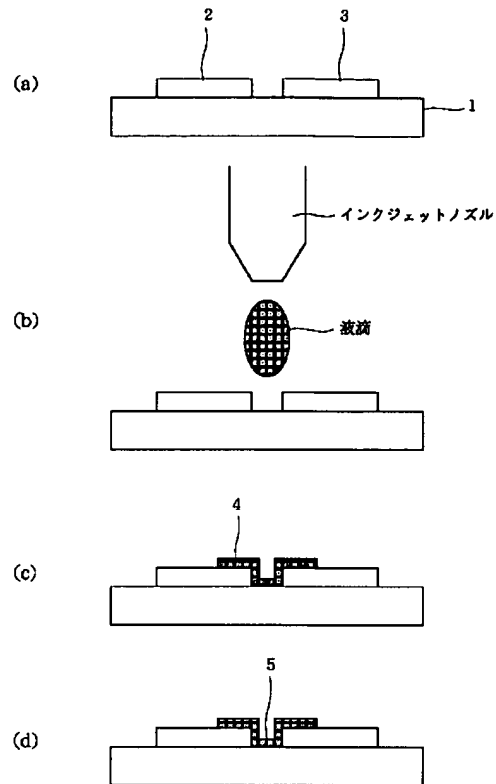
- 1 基板
- 2, 3 素子電極
- 4 導電性膜
- 5 電子放出部
- 50 素子電流 I_f を測定するための電流計
- 51 電子放出素子に素子電圧 V_f を印加するための電源
- 52 電子放出部5より放出される放出電流 I_e を測定するための電流計
- 53 アノード電極54に電圧を印加するための高圧電源
- 54 電子放出部5より放出される電子を捕捉するためのアノード電極
- 55 真空容器
- 56 排気ポンプ
- 71 電子源基板
- 72 X方向配線
- 73 Y方向配線
- 74 電子放出素子
- 75 結線
- 81 リアプレート
- 82 支持枠
- 83 ガラス基板
- 84 蛍光膜
- 85 メタルバック
- 86 フェースプレート
- 87 高圧端子
- 88 外圍器
- 91 黒色導電材
- 92 蛍光体
- 101 表示パネル
- 102 走査回路
- 103 制御回路
- 104 シフトレジスタ
- 105 ラインメモリ
- 106 同期信号分離回路
- 107 変調信号発生器
- V_x, V_a 直流電圧源
- 110 電子源基板
- 111 電子放出素子
- 112 電子放出素子を配線するための共通配線
- 120 グリッド電極
- 121 電子が通過するための開口
- 161 基板
- 162, 163 素子電極
- 164 導電性膜
- 167 層間絶縁層

168 D_{xn} に対応する行方向配線169 D_{ya} に対応する列方向配線

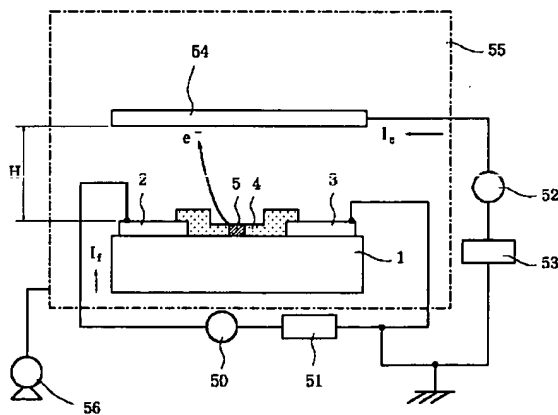
【図1】



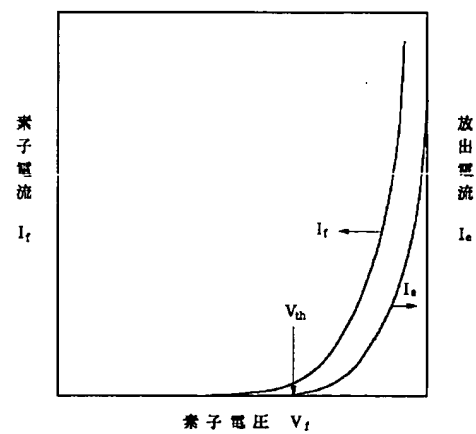
【図2】



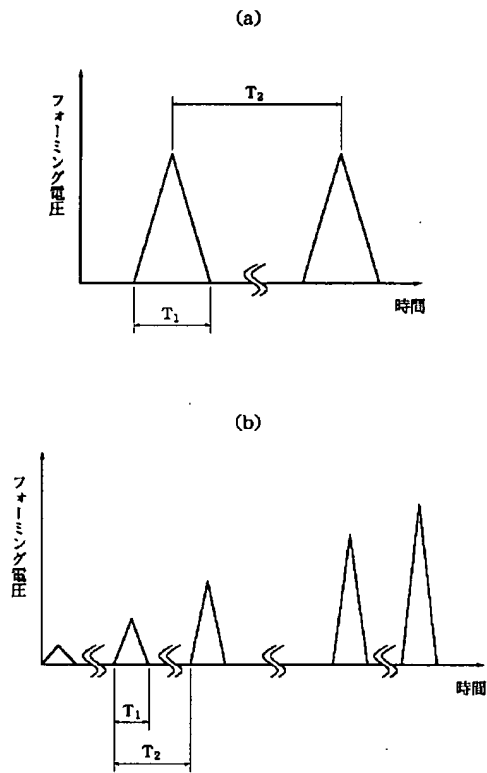
【図4】



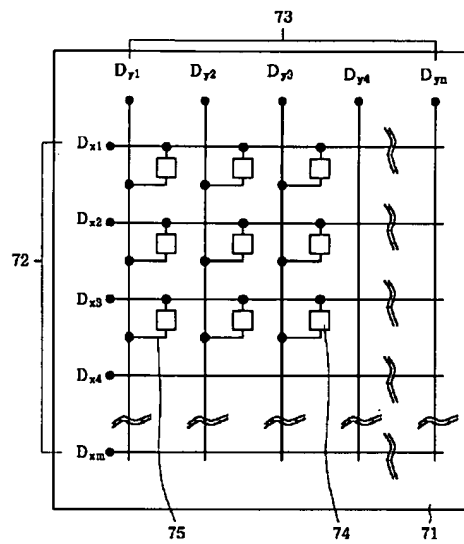
【図5】



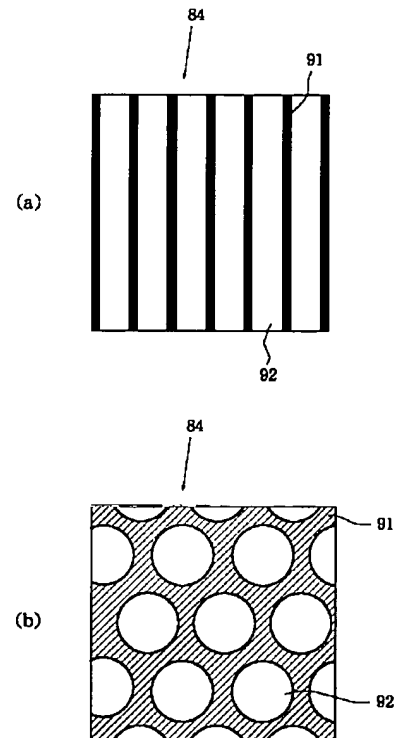
【図3】



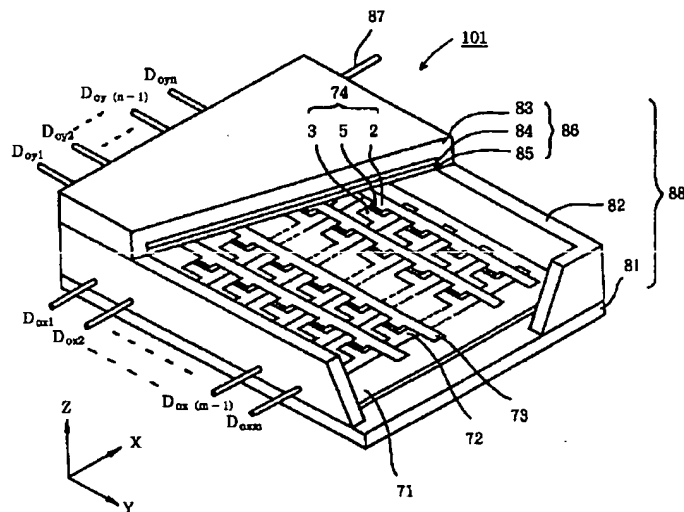
【図6】



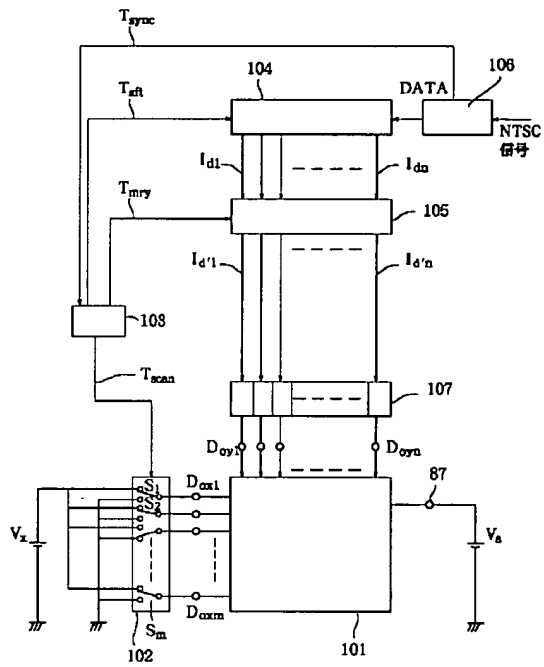
【図8】



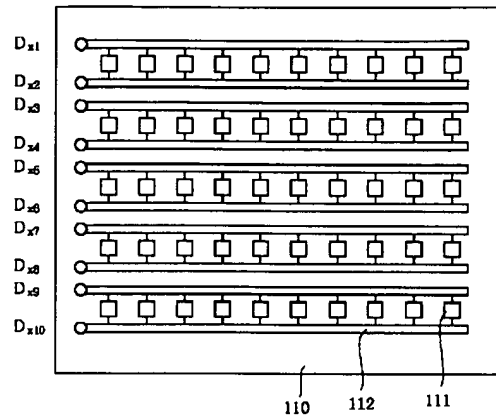
【図7】



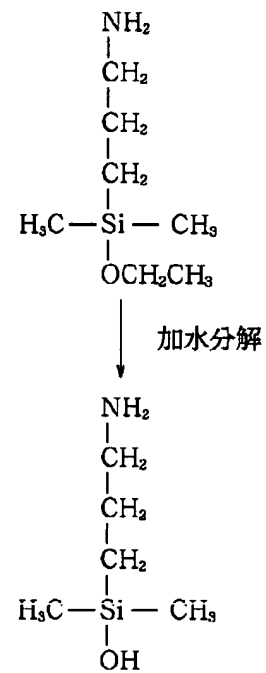
【図9】



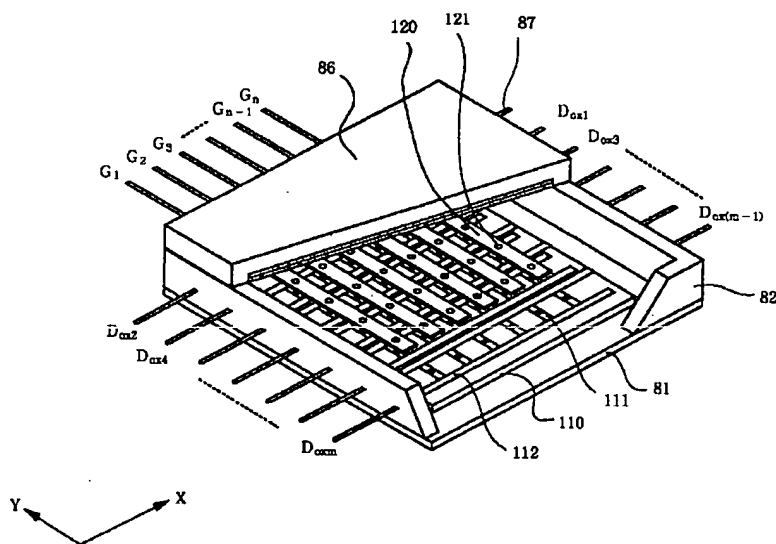
【図10】



【図12】



【図11】



$$\begin{array}{c}
 \text{PdO} \quad \text{又は pd} \quad \text{PdO} \quad \text{又は pd} \\
 \vdots \quad \vdots \\
 \text{NH}_2 \quad \text{NH}_2 \\
 | \quad | \\
 \text{CH}_2 \quad \text{CH}_2 \\
 | \quad | \\
 \text{CH}_2 \quad \text{CH}_2 \\
 | \quad | \\
 \text{CH}_2 \quad \text{CH}_2 \\
 | \quad | \\
 \text{H}_3\text{C}-\text{Si}-\text{CH}_3 \quad \text{H}_3\text{C}-\text{Si}-\text{CH}_3 \\
 | \quad | \\
 \text{O} \quad \text{O} \\
 \vdots \quad \vdots \\
 \text{O}-\text{Si}-\text{O} \quad \text{O}-\text{Si}-\text{O} \\
 | \quad | \\
 \text{O} \quad \text{O}
 \end{array}$$

【図16】

